

**ВІДОКРЕМЛЕНИЙ СТРУКТУРНИЙ ПІДРОЗДІЛ
«КИЇВСЬКИЙ ФАХОВИЙ КОЛЕДЖ МІСЬКОГО
ГОСПОДАРСТВА ТАВРІЙСЬКОГО НАЦІОНАЛЬНОГО
УНІВЕРСИТЕТУ ІМЕНІ В. І. ВЕРНАДСЬКОГО»**

Циклова комісія комп'ютерно-інтегрованих технологій

ЗАТВЕРДЖУЮ

Заступник директора коледжу з
навчально-виховної роботи

Л.А. Пустовойт

«29» серпня 2022 року

РОБОЧА ПРОГРАМА НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

НПП02.01 Архітектура комп'ютерів

підготовки фахових молодших бакалаврів

**освітньо-професійної програми Обслуговування комп'ютерних систем і
мереж**

галузі знань 12 Інформаційні технології

спеціальності 123 Комп'ютерна інженерія

відділення екології, комп'ютерних систем та автоматизації

Київ – 2022 рік

Робоча програма **НПП02.01 «Архітектура комп'ютерів»** складена відповідно до освітньо-професійної програми Обслуговування комп'ютерних систем і мереж підготовки фахових молодших бакалаврів для студентів **III та IV** курсу галузі **12 «Інформаційні технології»** спеціальності **123 «Комп'ютерна інженерія»**

Розробники: Науменко П.В., викладач-спеціаліст

Робочу програму схвалено на засіданні циклової комісії комп'ютерно-інтегровані технології

Протокол № 1 від «26» серпня 2022 року

Голова циклової комісії: _____ Л.М.Глушко

Розглянуто і рекомендовано до затвердження навчально-методичною радою коледжу

Протокол № 1 від «29» серпня 2022 року

Голова НМР: _____ А.М.Маркова

Зміст

<u>1</u>	<u>ПОЯСНЮВАЛЬНА ЗАПИСКА</u>	4
<u>2</u>	<u>НАВЧАЛЬНО-ТЕМАТИЧНИЙ ПЛАН</u>	7
<u>3</u>	<u>КАЛЕНДАРНО-ТЕМАТИЧНИЙ ПЛАН НАВЧАЛЬНОЇ ДИСЦИПЛІНИ</u>	8
<u>4</u>	<u>ТЕМИ І ПЛАНИ ЛЕКЦІЙНИХ ЗАНЯТЬ</u>	11
<u>5</u>	<u>ТЕМИ І ПЛАНИ ПРАКТИЧНИХ ЗАНЯТЬ</u>	16
<u>6</u>	<u>ТЕМИ І ПИТАННЯ ДО САМОСТІЙНОЇ РОБОТИ СТУДЕНТА</u>	21
<u>7</u>	<u>МЕТОДИ АКТИВІЗАЦІЇ НАВЧАЛЬНОГО ПРОЦЕСУ</u>	25
<u>8</u>	<u>СИСТЕМА ПОТОЧНОГО І ПІДСУМКОВОГО КОНТРОЛЮ ЗНАНЬ</u>	27
<u>9</u>	<u>КРИТЕРІЇ ОЦІНЮВАННЯ РЕЗУЛЬТАТІВ НАВЧАННЯ СТУДЕНТІВ</u>	31
<u>10</u>	<u>РЕКОМЕНДОВАНА ЛІТЕРАТУРА</u>	32

1. ПОЯСНЮВАЛЬНА ЗАПИСКА

Програма вивчення дисципліни Архітектура комп'ютерів складена для підготовки фахових молодших бакалаврів за освітньо-професійною програмою Обслуговування комп'ютерних систем і мереж для студентів III курсу галузі 12 Інформаційні технології спеціальності 123 Комп'ютерна інженерія.

Метою викладання дисципліни «Архітектури комп'ютерів» є:

- розвинення у студентів фахового стилю мислення;
- надання знань з архітектури комп'ютерів, необхідні для подальшого вивчення спеціальних дисциплін та для практичної інженерної діяльності;
- виробити у студентів вміння використовувати набуті знання при розробці та експлуатації комп'ютерів різних класів за призначенням;
- ознайомлення студентів з архітектурою комп'ютерів, необхідною для подальшої розробки комп'ютерної системи за вимогами користувача.

Завдання вивчення дисципліни «Архітектура комп'ютерів» полягає:

- надати студентам знання і практичні навички з основоположних принципів побудови та функціонування комп'ютерів;
- одержання студентами знань про архітектуру комп'ютерних систем, функціональні можливості елементів і складових частин комп'ютерів;
- вироблення навичок самостійного вивчення різних архітектур комп'ютерів та проведення їх порівняльного аналізу при створенні ефективної інформаційної системи.

Після вивчення дисципліни "Архітектура комп'ютерів" студент має

ЗНАТИ:

- особливості архітектури та побудови сучасних персональних ЕОМ;
- типи, основні характеристики, принципи побудови, галузі застосування запам'ятовуючих пристроїв;

- структури та принципи роботи арифметико-логічних пристроїв;
- структури особливостей будови, принципів роботи центральних керуючих пристроїв;
- основні характеристики, особливості інтерфейсу введення-виведення;
- основні терміни, визначення, принципи побудови, особливості й функціонування комп'ютерів різних класів;
- системи команд, способи адресації операндів, організацію структури даних у комп'ютерів різних класів;
- способи організації процесів вводу-виводу інформації, режими роботи комп'ютерів різних класів;
- логічні способи організації пам'яті, архітектуру процесорів комп'ютерів різних класів, особливості їх організації;
- основні принципи організації та алгоритми функціонування компонент архітектури комп'ютерів;
- тенденції розвитку науки та техніки в області комп'ютерної інженерії, актуальні проблеми комп'ютерів різних класів;.
- способи організації архітектури, режими роботи комп'ютерів та комп'ютерних систем різних класів;

У результаті вивчення тем студенти повинні **ВМІТИ**:

- ставити завдання, аналізувати, давати порівняльну характеристику різних варіантів архітектурних рішень на етапах розробки комп'ютерної техніки;
- розробляти архітектуру комп'ютерів різних класів за призначенням;
- розробляти вимоги до внутрішньої пам'яті комп'ютера, вибирати тип, складати структурну і функціональну схеми модулів і пристроїв оперативної та кеш-пам'яті;
- проводити розробку зовнішньої пам'яті комп'ютера, вибирати тип запам'ятовуючих пристроїв, проводити розрахунки потрібних показників.

- розробляти вимоги до показників центрального процесора, проводити його вибір, розробляти схему підключення до системної плати, проводити його настройку;

- забезпечувати грамотну експлуатацію комп'ютерів, управляти його режимами, проводити модифікацію та ремонт комп'ютерної техніки;

- проводити розробку відеопідсистеми комп'ютера, вибирати її елементи на основі аналізу призначення комп'ютера та вимог користувача;

- вибирати, розробляти й використовувати засоби контролю та діагностики для підтримки його надійного функціонування;

- орієнтуватися в різних архітектурних рішеннях побудови комп'ютерів різних класів, особливо в областях їх застосування;

- визначати технічні характеристики і працездатність зразків обчислювальної техніки на основі використання спеціальних службових та сервісних програм;

- аналізувати зразки комп'ютерів з точки зору використання в системах автоматизованого управління та впливу їх характеристик на основні показники ІС в цілому;

- оформляти прийняті технічні рішення у вигляді комплексу технічної документації, урахувати технологічні, ергономічні та естетичні фактори під час розробки пристроїв обчислювальної техніки.

- проводити об'єктивний аналіз ефективності прийнятих технічних рішень, користуватися обраним математичним апаратом щодо вирішення інженерних та наукових завдань, які виникають під час розробки та дослідження архітектури комп'ютерів.

Запропонована послідовність вивчення тем зумовлена логічною схемою формування систематичних знань, вмінь та навичок з даної дисципліни та їх практичного застосування.

Систематичну увагу необхідно приділяти розвитку у студентів навичок самостійної роботи з конспектом, підручниками, навчальними посібниками, таблицями та іншою довідковою літературою.

Процес вивчення дисципліни **НПП02.01 Архітектура комп'ютерів** спрямований на формування елементів наступних компетентностей:

а) загальні компетентності (ЗК):

КЗ1. Здатність реалізувати свої права і обов'язки як члена суспільства, усвідомлювати цінності громадянського (вільного демократичного) суспільства та необхідність його сталого розвитку, верховенства права, прав і свобод людини і громадянина в Україні.

КЗ3. Здатність до абстрактного мислення, аналізу та синтезу.

КЗ4. Здатність спілкуватися державною мовою як усно, так і письмово.

КЗ5. Здатність спілкуватися іноземною мовою.

КЗ6. Здатність здійснювати професійну діяльність згідно з вимогами санітарно-гігієнічного режиму, охорони праці, техніки безпеки та протипожежної безпеки.

КЗ7. Здатність до пошуку, оброблення та аналізу інформації з різних джерел та практичного її застосування.

КЗ8. Здатність вчитися і бути сучасно навченим.

б) спеціальні (фахові) компетентності (СК):

КФ1. Здатність застосовувати законодавчу та нормативно-правову бази, а також вимоги відповідних, в тому числі і міжнародних, стандартів та практик щодо здійснення професійної діяльності в галузі інформаційних технологій.

КФ4. Здатність до використання сучасних методів побудови та аналізу ефективних алгоритмів, основ теорії чисельних методів, і вміння їх реалізувати в конкретних застосуваннях.

КФ5. Розуміння теоретичних (логічних та арифметичних) основ побудови сучасних комп'ютерів і вміння їх застосовувати при вирішенні професійних завдань.

КФ9. Здатність брати участь в модернізації та реконструкції апаратних та програмних засобів комп'ютерної інженерії, зокрема з метою підвищення їх ефективності.

КФ14. Здатність аргументувати вибір методів розв'язування спеціалізованих задач, критично оцінювати отримані результати, обґрунтовувати прийняті рішення.

Очікувані результати навчання.

РН1. Знати способи аналізу, синтезу та подальшого сучасного навчання. Вміти проводити аналіз інформації, приймати обґрунтовані рішення, вміти придбати сучасні знання. Встановлювати відповідні зв'язки для досягнення цілей. Нести відповідальність за своєчасне набуття сучасних знань.

РН2. Мати спеціалізовані концептуальні знання, набуті у процесі навчання. Вміти розв'язувати складні задачі і проблеми, які виникають у професійній діяльності. Зрозуміле і недвозначне донесення власних висновків, знань та пояснень, що їх обґрунтовують, до фахівців та нефахівців. Відповідати за прийняття рішень у складних умовах.

РН6. Мати досконалі знання державної мови та базові знання іноземної мови. Вміти застосовувати знання державної мови, як усно так і письмово, вміти спілкуватись іноземною мовою. Використовувати при фаховому та діловому спілкуванні та при підготовці документів державну мову. Використовувати іноземну мову у професійній діяльності.

РН11. Володіти базовими знаннями фундаментальних наук, в обсязі, необхідному для освоєння навчальних дисциплін професійної підготовки.

РН14. Володіти навиками аналізу навчальної і спеціальної літератури, нормативних положень, технічної документації для вирішення проблем, що виникають у професійній діяльності.

РН16. Знати ймовірно-статистичні методи при аналізі та проектуванні апаратних і програмних складових комп'ютерних систем.

РН18. Знати закони комп'ютерної логіки та комп'ютерної арифметики, які використовуються при проектуванні арифметико-логічних пристроїв та інших блоків комп'ютера.

РН20. Знати і застосовувати відповідні закони електроніки при вирішенні завдань, пов'язаних з проектуванням апаратних засобів КСМ.

- PH23. Володіти теоретичними (логічними та арифметичними) основами побудови сучасних комп'ютерів.
- PH28. Вміти опановувати та розробляти документацію на системи, продукти і сервіси інформаційних технологій, професійно спілкуватись рідною та англійською мовою.
- PH32. Вміти застосовувати знання з комп'ютерної логіки та комп'ютерної арифметики при проектуванні арифметично-логічних пристроїв та інших блоків комп'ютера.
- PH36. Вміти застосовувати теоретичні (логічні та арифметичні) основи побудови сучасних комп'ютерів при вирішенні професійних завдань.
- PH45. Практично володіти рідною та однією з іноземних мов в обсязі тематики, зумовленої професійними потребами.
- PH46. Використовувати відповідну термінологію у власних дослідженнях та професійній діяльності державною мовою та/або іноземною; спілкуватися в діалоговому режимі в галузі професійної діяльності; вміти презентувати результати власних досліджень та описувати їх у фахових публікаціях, використовуючи сучасні інформаційні та комунікативні технології.
- PH48. Вдосконалювати професійний та особистісний розвиток протягом усього життя з метою поглиблення набутих та здобуття нових фахових знань, удосконалення креативного мислення.
- PH49. Критично осмислювати основні теорії, принципи, методи і поняття у навчанні та професійній діяльності.
- PH50. Дотримуватися етичних норм, враховуючи авторське право та норми академічної доброчесності при проведенні досліджень, розробці програмних продуктів, проектів, презентацій результатів роботи.

2. НАВЧАЛЬНО-ТЕМАТИЧНИЙ ПЛАН

№ тем и	Назва теми	Кількість годин			
		Всього	в тому числі		
			Л	П	СРС
Розділ 1. Введення в архітектуру комп'ютерів.		36	16	8	12
1.1	Архітектура фон Неймана. Ієрархічний принцип побудови апаратних та програмних засобів комп'ютерів		10	4	6
1.2	Системи команд. Структура і формати команд, етапи їх виконання. Організація програмного управління виконанням програм		6	4	6
Розділ 2. Архітектура процесорів.		80	18	26	36
2.1	Призначення, класифікація та характеристики процесорів		4	4	9
2.2	Архітектура арифметико - логічних пристроїв з розподіленою та зосередженою логікою. Особливості архітектури процесорів для обробки чисел з фіксованою та плаваючою комою		4	6	10
2.3	Функції і загальна організація управління. Різновиди управління (централізоване, розподілене, синхронне, асинхронне, комбіноване управління)		4	10	9
2.4	Архітектура пристроїв управління з жорсткою та гнучкою логікою		6	6	8
Розділ 3. Організація пам'яті.		32	6	14	12
3.1	Багаторівнева пам'ять комп'ютерів (надоперативна, оперативна, буферна (кеш) пам'ять)		2	6	4
3.2	Організація сторінкової та сегментносторінкової віртуальної пам'яті. Взаємодія усіх рівнів пам'яті. Багатопрограмний режим роботи процесорів. Захист розділів пам'яті		4	8	8
Розділ 4. Організація вводу-виводу.		32	6	14	12
4.1	Режими роботи процесора з зовнішніми пристроями. Програмний обмін даними, обробка переривань, організація прямого доступу до пам'яті		4	6	6
4.2	Архітектура засобів вводу-виводу інформації		2	8	6
Всього		180	46	62	72

3. КАЛЕНДАРНО-ТЕМАТИЧНИЙ ПЛАН НАВЧАЛЬНОЇ ДИСЦИПЛІНИ

№	Тема	Форма занять, кількість годин		
		Л.	Пр.	С.р.
Розділ 1. Введення в архітектуру комп'ютерів.				
1.	Архітектура фон Неймана.	2		2
2.	Недоліки та вузьке місце архітектури фон Неймана.	2		
3.	Архітектура фон Неймана. Вузьке місце архітектури фон Неймана.		2	
4.	Ієрархічний принцип побудови апаратних та програмних засобів комп'ютерів.	2		2
5.	Структура системного блоку комп'ютера.	2		2
6.	Різновиди комп'ютерів.	2		
7.	Ієрархічний принцип побудови апаратних та програмних засобів комп'ютерів. Структура системного блоку комп'ютера та різновиди комп'ютерів.		2	
8.	Системи команд. Структура і формати команд.	2		4
9.	Етапи виконання команд. Арифметичні команди. Логічні команди. Команди безумовних та умовних переходів.	2		
10.	Системи команд. Структура і формати команд. Етапи виконання команд.		2	
11.	Етапи виконання команд.			
12.	Організація програмного управління виконанням програм.	2		2
13.	Організація програмного управління виконанням програм.		2	
Всього по розділу		16	8	12
Розділ 2. Архітектура процесорів.				
14.	Призначення, класифікація та характеристики процесорів. Складові процесора. Оцінка галузі використання процесорів.	2		4
15.	Призначення, класифікація та характеристики процесорів. Складові процесора.		2	
16.	Складові процесора.			
17.	Оцінка галузі використання процесорів.		2	
18.	Системи та різновиди охолодження процесорів. Методи нанесення термопасти.	2		4
19.	Системи та різновиди охолодження процесорів. Методи нанесення термопасти.		2	
20.	Методи нанесення термопасти.			

№	Тема	Форма занять, кількість годин		
		Л.	Пр.	С.р.
21.	Арифметико-логічний пристрій. Особливості архітектури АЛП.	2		4
22.	Арифметико-логічний пристрій процесора. Особливості архітектури АЛП.		2	
23.	АЛП з розподіленою та зосередженою логікою.	2		4
24.	АЛП з розподіленою та зосередженою логікою.		2	
25.	Особливості архітектури АЛП процесорів для обробки чисел з фіксованою та плаваючою комою.	2		4
26.	Особливості архітектури АЛП процесорів для обробки чисел з фіксованою та плаваючою комою.		2	
27.	Функції процесора і загальна організація управління. Типи шин мікропроцесорної системи і цикли обміну.	2		4
28.	Функції процесора і загальна організація управління.		2	
29.	Типи шин мікропроцесорної системи і цикли обміну.		2	
30.	Різновиди управління мікропроцесорної системи (централізоване, розподілене, синхронне, асинхронне, комбіноване управління). Системи з резервуванням та інші типи МПС.	2		4
31.	Різновиди управління мікропроцесорної системи (централізоване, розподілене, синхронне, асинхронне, комбіноване управління).		2	
32.	Системи з резервуванням та інші типи МПС.		2	
33.	Синхронний і асинхронний ввід-вивід в МПС. Режими виконання операцій вводу-виводу. Архітектура пристроїв управління з жорсткою та гнучкою логікою.	2		4
34.	Синхронний і асинхронний ввід-вивід в МПС. Режими виконання операцій вводу-виводу.		2	
35.	Архітектура пристроїв управління з жорсткою та гнучкою логікою.		2	
36.	Мікропроцесор. Двошинна та тришинна структури МПС (мікропроцесорних систем).	2		4
37.	Мікропроцесор. Двошинна та тришинна структури МПС (мікропроцесорних систем).		2	
	Всього по розділу	18	26	36
	Розділ 3. Організація пам'яті.			
40.	Багаторівнева пам'ять комп'ютерів. Надоперативна, оперативна, буферна (кеш) пам'ять.	2		2
41.	Багаторівнева пам'ять комп'ютерів.		2	
43.	Надоперативна, оперативна, буферна (кеш) пам'ять.		2	

№	Тема	Форма занять, кількість годин		
		Л.	Пр.	С.р.
44.	Загальні принципи організації пам'яті ЕОМ. Організація сторінкової та сегментносторінкової віртуальної пам'яті.	2		2
45.	Загальні принципи організації пам'яті ЕОМ.		2	
47.	Організація сторінкової та сегментносторінкової віртуальної пам'яті.		2	
48.	Взаємодія усіх рівнів пам'яті. Багатопрограмний режим роботи процесорів. Захист розділів пам'яті.	2		8
49.	Взаємодія усіх рівнів пам'яті.		2	
51.	Багатопрограмний режим роботи процесорів.		2	
53.	Захист розділів пам'яті.		2	
	Всього по розділу	6	14	12
	Розділ 4. Організація вводу-виводу.			
54.	Режими роботи процесора з зовнішніми пристроями. Архітектура засобів вводу-виводу інформації.	2		4
55.	Режими роботи процесора з зовнішніми пристроями.		2	
56.	Програмний обмін даними, обробка переривань, організація прямого доступу до пам'яті.	2		4
57.	Програмний обмін даними, обробка переривань.		2	
58.	Організація прямого доступу до пам'яті.		2	
59.	Архітектура засобів вводу-виводу інформації.		2	
60.	Засоби управління зовнішніми пристроями. Пристрої введення-виведення інформації. Пристрої передачі інформації.	2		4
61.	Засоби управління зовнішніми пристроями.		2	
63.	Пристрої введення-виведення інформації.		2	
64.	Пристрої передачі інформації.		2	
	Всього по розділу	6	14	12
	Всього по предмету	46	62	72

4. ТЕМИ І ПЛАНИ ЛЕКЦІЙНИХ ЗАНЯТЬ

№	Назва теми	Кількість годин
	Розділ 1. Введення в архітектуру комп'ютерів	
	Тема 1.1 Архітектура фон Неймана. Ієрархічний принцип побудови апаратних та програмних засобів комп'ютерів.	
Л-1	План. 1. Історія виникнення терміну "Архітектура фон Неймана". 2. Основні принципи фон Неймана.	2
Л-2	План. 3. Комп'ютери, що побудовані на принципах фон Неймана. 4. Недоліки архітектури фон Неймана.	2
Л-3	План. 5. Системний блок (внутрішнє улаштування). 6. Принципи побудови комп'ютерів. 7. Основні засоби вводу та виводу інформації.	2
Л-4	План. 8. Архітектура ПК. 9. Принципи побудови комп'ютера.	2
Л-5	План. 10. Класифікація комп'ютерних систем 11. Різновиди та класифікація засобів обчислювальної техніки.	2
	Тема 1.2 Системи команд. Структура і формати команд, етапи їх виконання. Організація програмного управління виконанням програм.	
Л-6	План. 1. Поняття системи команд (мова). 2. Основні групи системи команд процесора.	2
Л-7	План. 3. Команди пересилання даних. 4. Арифметичні команди. Логічні команди. Команди переходів: команди безумовних та умовних переходів.	2
Л-8	План. 5. Швидкодія процесора. 6. Структура і формати машинних команд. 7. Рекурсія. 8. Поняття підпрограми. Процедури та функції.	2

№	Назва теми	Кількість годин
	9. <i>Стандартні підпрограми.</i> 10. <i>Поняття та типи програмного забезпечення.</i>	
	Розділ 2. Архітектура процесорів	
	Тема 2.1 Призначення, класифікація та характеристики процесорів.	
Л-9	<i>План.</i> 1. <i>Процесор. Історія розвитку процесорів.</i> 2. <i>Основні функції та основні характеристики процесорів.</i> 3. <i>Класифікація процесорів. Види і типи класифікації процесорів.</i> 4. <i>Складові процесора.</i> 5. <i>Оцінка області використання.</i>	2
Л-10	<i>План.</i> 6. <i>Фактори енергоспоживання, що впливають на еволюцію процесорів.</i> 7. <i>Охолодження процесорів. Тепловідвід. Установка тепловідводу.</i> 8. <i>Нанесення термопасти. Методи нанесення термопасти.</i>	2
	Тема 2.2 Архітектура арифметико - логічних пристроїв з розподіленою та зосередженою логікою. Особливості архітектури процесорів для обробки чисел з фіксованою та плаваючою комою.	
Л-11	<i>План.</i> 1. <i>Поняття арифметико-логічного пристрою (АЛП).</i> 2. <i>Функції арифметико-логічного пристрою.</i> 3. <i>Способи обробки даних в арифметико-логічних пристроях.</i> 4. <i>Структура арифметико-логічного пристрою.</i> 5. <i>Алгоритмічні операційні пристрої.</i>	2
Л-12	<i>План.</i> 6. <i>Таблично-алгоритмічні операційні пристрої.</i> 7. <i>Пристрої додавання і віднімання двійкових чисел з фіксованою та плаваючою комою.</i> 8. <i>Елементарні операції арифметико-логічного пристрою.</i> 9. <i>Складні операції арифметико-логічного пристрою.</i>	2
	Тема 2.3 Функції і загальна організація управління. Різновиди управління (централізоване, розподілене, синхронне, асинхронне, комбіноване управління).	
Л-13	<i>План.</i>	2

№	Назва теми	Кількість годин
	1. <i>Схема підключення процесора.</i> 2. <i>Основні функції процесора.</i> 3. <i>Шини мікропроцесорної системи та цикли обміну.</i> 4. <i>Шина даних, Шина адреси, Шина управління.</i> 5. <i>Синхронний та асинхронний обміни.</i> 6. <i>Схема управління перериваннями.</i> 7. <i>Схема управління прямим доступом до пам'яті.</i> <i>Логіка управління.</i> 8. <i>Система з централізованим, децентралізованим та комбінованим управлінням. Загальна структурна схема.</i>	
Л-14	<i>План.</i> 9. <i>Система з переналаштуванною структурою.</i> 10. <i>Система з резервуванням.</i> 11. <i>Ієрархічні системи.</i> 12. <i>Однопроцесорна МПС типу «Загальна шина».</i> 13. <i>Синхронний та асинхронний ввід-вивід МПС.</i> 14. <i>Асинхронні процесори.</i>	2
	Тема 2.4 Архітектура пристроїв управління з жорсткою та гнучкою логікою.	
Л-15	<i>План.</i> 1. <i>Електронна система жорсткої логіки.</i> 2. <i>Поняття схем жорсткої логіки.</i> 3. <i>Електронна система гнучкої логіки.</i> 4. <i>Переваги системи на жорсткій логіці.</i> 5. <i>Різновиди недоліків системи на жорсткій логіці.</i>	2
Л-16	<i>План.</i> 6. <i>Електронна система гнучкої логіки</i> 7. <i>Мікропроцесор. Поняття мікропроцесорної системи (МПС).</i>	2
Л-17	<i>План.</i> 8. <i>Схема тришинної структури мікропроцесорної системи.</i> 9. <i>Схема двошинної структури мікропроцесорної системи.</i>	2
	Розділ 3. Організація пам'яті.	
	Тема 3.1 Багаторівнева пам'ять комп'ютерів (надоперативна, оперативна, буферна (кеш) пам'ять).	
Л-18	<i>План.</i> 1. <i>Структура пам'яті ЕОМ. Ієрархічні рівні пам'яті.</i> 2. <i>Основні характеристики запам'ятовуючих пристроїв.</i>	2

№	Назва теми	Кількість годин
	3. <i>Напівпровідникові запам'ятовуючі пристрої.</i> 4. <i>Модулі динамічних оперативних запам'ятовуючих пристроїв (ОЗП). Постійні запам'ятовуючі пристрої. Різновиди ПЗП.</i> 5. <i>Інші типи напівпровідникових запам'ятовуючих пристроїв (ЗП).</i> 6. <i>Запам'ятовуючі пристрої з рухомим носієм.</i> 7. <i>Функціональне призначення пристроїв пам'яті.</i> 8. <i>Оперативна (основна) пам'ять, системний ПЗП. Надоперативна пам'ять. Кеш-пам'ять. Зовнішня пам'ять.</i>	
	Тема 3.2 Організація сторінкової та сегментносторінкової віртуальної пам'яті. Взаємодія усіх рівнів пам'яті. Багатопрограмний режим роботи процесорів. Захист розділів пам'яті.	
Л-19	<i>План.</i> 1. <i>Архітектурні засоби підтримки віртуальної пам'яті.</i> 2. <i>Сторінкова віртуальна пам'ять.</i> 3. <i>Сегментно-сторінкова організація віртуальної пам'яті.</i> 4. <i>Структура таблиці сторінок.</i> 5. <i>Керування реальною пам'яттю. Загальні питання керування пам'яттю.</i> 6. <i>Розділи пам'яті з фіксованими межами.</i> 7. <i>Розділи пам'яті зі змінними межами.</i>	2
Л-20	<i>План.</i> 1. <i>Розділи, що переміщуються</i> 2. <i>Мультипрограмний режим роботи мікропроцесора (багатозадачність).</i> 3. <i>Основні риси мультипрограмного режиму.</i> 4. <i>Перемикання завдань.</i> 5. <i>Захист пам'яті. Захист за допомогою граничних регістрів (ГР). Захист по ключу.</i> 6. <i>Переваги та недоліки кожного з методів захисту пам'яті.</i>	2
	Розділ 4. Організація вводу-виводу.	
	Тема 4.1 Режими роботи процесора з зовнішніми пристроями. Програмний обмін даними, обробка переривань, організація прямого доступу до пам'яті.	
Л-21	<i>План.</i> 1. <i>Робота мікропроцесора із зовнішніми пристроями.</i>	2

№	Назва теми	Кількість годин
	2. <i>Види прийому і передачі даних від МП до зовнішніх пристроїв.</i> 3. <i>Механізм переривання від зовнішніх пристроїв.</i>	
Л-22	<i>План.</i> 4. <i>Організація прямого доступу до пам'яті.</i> 5. <i>Поняття контролера прямого доступу до пам'яті(КПДП).</i> 6. <i>Два способи вирішення проблеми спільного використання шин системного інтерфейса процесором та контролером ПДП.</i>	2
	Тема 4.2 <i>Архітектура засобів вводу-виводу інформації.</i>	
Л-23	<i>План.</i> 1. <i>Архітектура апаратних і програмних засобів IBM-сумісних технологій.</i> 2. <i>Мікропроцесори. Суперскалярна архітектура.</i> 3. <i>Системні плати. Шини, інтерфейси.</i> 4. <i>Засоби керування зовнішніми пристроями.</i> 5. <i>Накопичувачі інформації. Поняття накопичувача інформації. Види накопичувачів інформації.</i> 6. <i>Відеоконтролери та монітори.</i> 7. <i>Пристрої введення інформації.</i> 8. <i>Пристрої виведення інформації.</i> 9. <i>Пристрої передачі інформації. Інші периферійні пристрої.</i>	2
	Всього годин	46

5. ТЕМИ І ПЛАНИ ПРАКТИЧНИХ ЗАНЯТЬ

№	Назва теми	Кількість годин
	Розділ 1. Введення в архітектуру комп'ютерів	
	Тема 1.1 Архітектура фон Неймана. Ієрархічний принцип побудови апаратних та програмних засобів комп'ютерів.	
П-1	<i>План.</i> 1. <i>Історія виникнення терміну "Архітектура фон Неймана".</i> 2. <i>Основні принципи фон Неймана.</i> 3. <i>Комп'ютери, що побудовані на принципах фон Неймана.</i> 4. <i>Недоліки архітектури фон Неймана.</i>	2
П-2	<i>План.</i> 5. <i>Системний блок (внутрішнє улаштування).</i> 6. <i>Принципи побудови комп'ютерів.</i> 7. <i>Основні засоби вводу та виводу інформації.</i> 8. <i>Архітектура ПК. Принципи побудови комп'ютера.</i> 9. <i>Класифікація комп'ютерних систем та засобів обчислювальної техніки.</i>	2
	Тема 1.2 Системи команд. Структура і формати команд, етапи їх виконання. Організація програмного управління виконанням програм.	
П-3	<i>План.</i> 1. <i>Поняття системи команд (мова).</i> 2. <i>Основні групи системи команд процесора.</i> 3. <i>Команди пересилання даних.</i> 4. <i>Арифметичні команди. Логічні команди.</i> 5. <i>Команди переходів. Команди безумовних та умовних переходів.</i> 6. <i>Швидкодія процесора.</i> 7. <i>Структура і формати машинних команд.</i>	2
П-4	<i>План.</i> 8. <i>Підпрограми (процедури та функції). Рекурсія.</i> 9. <i>Поняття підпрограми. Процедури та функції.</i> 10. <i>Стандартні підпрограми.</i> 11. <i>Поняття та типи програмного забезпечення.</i>	2
	Розділ 2. Архітектура процесорів	
	Тема 2.1 Призначення, класифікація та характеристики процесорів.	
П-5	<i>План.</i> 1. <i>Процесор. Історія розвитку процесорів.</i>	2

№	Назва теми	Кількість годин
	<p>2. Основні функції та основні характеристики процесорів.</p> <p>3. Класифікація процесорів. Види і типи класифікації процесорів.</p> <p>4. Складові процесора.</p> <p>5. Оцінка області використання.</p> <p>6. Класи процесорів.</p> <p>7. Фактори енергоспоживання, що впливають на еволюцію процесорів.</p>	
П-6	<p>План.</p> <p>8. Охолодження процесорів. Тепловідвід. Установка тепловідводу.</p> <p>9. Нанесення термопасти. Методи нанесення термопасти.</p>	2
	<p>Тема 2.2 Архітектура арифметико - логічних пристроїв з розподіленою та зосередженою логікою. Особливості архітектури процесорів для обробки чисел з фіксованою та плаваючою комою.</p>	
П-7	<p>План.</p> <p>1. Поняття арифметико-логічного пристрою (АЛП).</p> <p>2. Функції арифметико-логічного пристрою.</p> <p>3. Способи обробки даних в арифметико-логічних пристроях.</p> <p>4. Структура арифметико-логічного пристрою.</p> <p>5. Алгоритмічні операційні пристрої.</p>	2
П-8	<p>План.</p> <p>6. Таблично-алгоритмічні операційні пристрої.</p> <p>7. Пристрої додавання і віднімання двійкових чисел з фіксованою та плаваючою комою.</p>	2
П-9	<p>План.</p> <p>8. Елементарні операції арифметико-логічного пристрою.</p> <p>9. Складні операції арифметико-логічного пристрою.</p>	2
	<p>Тема 2.3 Функції і загальна організація управління. Різновиди управління (централізоване, розподілене, синхронне, асинхронне, комбіноване управління).</p>	
П-10	<p>План.</p> <p>1. Схема підключення процесора.</p> <p>2. Основні функції процесора.</p> <p>3. Шини мікропроцесорної системи та цикли обміну.</p>	2
П-11	<p>План.</p>	2

№	Назва теми	Кількість годин
	4. Шина даних, Шина адреси, Шина управління. 5. Синхронний та асинхронний обміни. 6. Схема управління перериваннями.	
П-12	План. 7. Схема управління прямим доступом до пам'яті. Логіка управління. 8. Система з централізованим, децентралізованим та комбінованим управлінням. Загальна структурна схема. 9. Система з переналаштуванням структурою.	2
П-13	План. 10. Система з резервуванням. 11. Ієрархічні системи. 12. Однопроцесорна МПС типу «Загальна шина».	2
П-14	План. 13. Синхронний та асинхронний ввід-вивід МПС. 14. Асинхронні процесори.	2
	Тема 2.4 Архітектура пристроїв управління з жорсткою та гнучкою логікою.	
П-15	План. 1. Електронна система жорсткої логіки. 2. Поняття схем жорсткої логіки. 3. Переваги системи на жорсткій логіці, недоліки системи на жорсткій логіці.	2
П-16	План. 4. Електронна система гнучкої логіки. 5. Мікропроцесор. Поняття мікропроцесорної системи (МПС).	2
П-17	План. 6. Схема тришинної структури мікропроцесорної системи. 7. Схема двошинної структури мікропроцесорної системи.	2
	Розділ 3. Організація пам'яті.	
	Тема 3.1 Багаторівнева пам'ять комп'ютерів (надоперативна, оперативна, буферна (кеш) пам'ять).	
П-18	План. 1. Структура пам'яті ЕОМ. Ієрархічні рівні пам'яті. 2. Основні характеристики запам'ятовуючих пристроїв.	2

№	Назва теми	Кількість годин
	<p>3. <i>Напівпровідникові запам'ятовуючі пристрої. Модулі динамічних оперативних запам'ятовуючих пристроїв (ОЗП). Постійні запам'ятовуючі пристрої. Різновиди ПЗП.</i></p> <p>4. <i>Інші типи напівпровідникових запам'ятовуючих пристроїв (ЗП).</i></p> <p>5. <i>Запам'ятовуючі пристрої з рухомим носієм.</i></p>	
П-19	<p><i>План.</i></p> <p>6. <i>Функціональне призначення пристроїв пам'яті.</i></p> <p>7. <i>Оперативна (основна) пам'ять, системний ПЗП. Надоперативна пам'ять. Кеш-пам'ять. Зовнішня пам'ять.</i></p>	2
П-20	<p><i>План.</i></p> <p>8. <i>Вартість запам'ятовуючих пристроїв, як одна з причин ієрархічної організації пам'яті ЕОМ.</i></p> <p>9. <i>Класифікація запам'ятовуючих пристроїв.</i></p> <p>10. <i>Система пам'яті: класифікація, критерії оцінки.</i></p>	2
	<p>Тема 3.2 <i>Організація сторінкової та сегментносторінкової віртуальної пам'яті. Взаємодія усіх рівнів пам'яті. Багатопрограмний режим роботи процесорів. Захист розділів пам'яті.</i></p>	
П-21	<p><i>План.</i></p> <p>1. <i>Архітектурні засоби підтримки віртуальної пам'яті.</i></p> <p>2. <i>Сторінкова віртуальна пам'ять.</i></p> <p>3. <i>Сегментно-сторінкова організація віртуальної пам'яті.</i></p> <p>4. <i>Структура таблиці сторінок.</i></p>	2
П-22	<p><i>План.</i></p> <p>5. <i>Керування реальною пам'яттю. Загальні питання керування пам'яттю.</i></p> <p>6. <i>Розділи пам'яті з фіксованими межами.</i></p> <p>7. <i>Розділи пам'яті зі змінними межами.</i></p> <p>8. <i>Розділи, що переміщуються.</i></p>	2
П-23	<p><i>План.</i></p> <p>9. <i>Мультипрограмний режим роботи мікропроцесора (багатозадачність).</i></p> <p>10. <i>Основні риси мультипрограмного режиму.</i></p> <p>11. <i>Перемикання завдань.</i></p>	2
П-24	<p><i>План.</i></p> <p>12. <i>Захист пам'яті. Захист за допомогою граничних регістрів(ГР). Захист по ключу.</i></p> <p>13. <i>Переваги та недоліки кожного з методів захисту пам'яті.</i></p>	2

№	Назва теми	Кількість годин
	Розділ 4. Організація вводу-виводу.	
	Тема 4.1 Режими роботи процесора з зовнішніми пристроями. Програмний обмін даними, обробка переривань, організація прямого доступу до пам'яті.	
П-25	<i>План.</i> 1. <i>Робота мікропроцесора із зовнішніми пристроями.</i> 2. <i>Види прийому і передачі даних від МП до зовнішніх пристроїв.</i>	2
П-26	<i>План.</i> 3. <i>Механізм переривання від зовнішніх пристроїв.</i> 4. <i>Організація прямого доступу до пам'яті.</i>	2
П-27	<i>План.</i> 5. <i>Поняття контролера прямого доступу до пам'яті(КПДП).</i> 6. <i>Два способи вирішення проблеми спільного використання шин системного інтерфейса процесором та контролером ПДП.</i>	2
	Тема 4.2 Архітектура засобів вводу-виводу інформації.	
П-28	<i>План.</i> 1. <i>Архітектура апаратних і програмних засобів IBM-сумісних технологій.</i> 2. <i>Мікропроцесори. Суперскалярна архітектура.</i>	2
П-29	<i>План.</i> 3. <i>Системні плати. Шини, інтерфейси.</i> 4. <i>Засоби керування зовнішніми пристроями.</i>	2
П-30	<i>План.</i> 5. <i>Накопичувачі інформації. Поняття накопичувача інформації. Види накопичувачів інформації.</i> 6. <i>Відеоконтролери та монітори.</i>	2
П-31	<i>План.</i> 7. <i>Пристрої введення інформації.</i> 8. <i>Пристрої виведення інформації.</i> 9. <i>Пристрої передачі інформації. Інші периферійні пристрої.</i>	2
	Всього годин	62

6. ТЕМИ І ПИТАННЯ ДО САМОСТІЙНОЇ РОБОТИ СТУДЕНТА

№	Назва теми	Кількість годин
	Розділ 1. Введення в архітектуру комп'ютерів	
	Тема 1.1 Архітектура фон Неймана. Ієрархічний принцип побудови апаратних та програмних засобів комп'ютерів.	
С-1	Історія виникнення терміну "Архітектура фон Неймана". Основні принципи фон Неймана. Комп'ютери, що побудовані на принципах фон Неймана. Недоліки архітектури фон Неймана.	2
С-2	Системний блок (внутрішнє улаштування). Принципи побудови комп'ютерів. Основні засоби вводу та виводу інформації. Архітектура ПК. Принципи побудови комп'ютера. Класифікація комп'ютерних систем та засобів обчислювальної техніки	2
	Тема 1.2 Системи команд. Структура і формати команд, етапи їх виконання. Організація програмного управління виконанням програм.	
С-3	Поняття системи команд (мова). Основні групи системи команд процесора. Команди пересилання даних. Арифметичні команди. Логічні команди. Команди переходів. Команди безумовних та умовних переходів.	2
С-4	Швидкодія процесора. Структура і формати машинних команд. Підпрограми (процедури та функції).	4
С-5	Рекурсія. Поняття підпрограми. Процедури та функції. Стандартні підпрограми. Поняття та типи програмного забезпечення.	2
	Розділ 2. Архітектура процесорів	
	Тема 2.1 Призначення, класифікація та характеристики процесорів.	
С-6	Процесор. Історія розвитку процесорів. Основні функції та основні характеристики процесорів. Класифікація процесорів. Види та типи класифікації процесорів. Складові процесора.	4
С-7	Оцінка області використання. Класи процесорів. Фактори енергоспоживання, що впливають на еволюцію процесорів. Охолодження процесорів. Тепловідвід. Установка тепловідводу. Нанесення термопасти. Методи нанесення термопасти.	4

№	Назва теми	Кількість годин
	Тема 2.2 Архітектура арифметико - логічних пристроїв з розподіленою та зосередженою логікою. Особливості архітектури процесорів для обробки чисел з фіксованою та плаваючою комою.	
С-8	Поняття арифметико-логічного пристрою (АЛП). Функції арифметико-логічного пристрою. Способи обробки даних в арифметико-логічних пристроях.	4
С-9	Структура арифметико-логічного пристрою. Алгоритмічні операційні пристрої. Таблично-алгоритмічні операційні пристрої. Пристрої додавання і віднімання двійкових чисел з фіксованою та плаваючою комою. Елементарні операції арифметико-логічного пристрою. Складні операції арифметико-логічного пристрою.	4
	Тема 2.3 Функції і загальна організація управління. Різновиди управління (централізоване, розподілене, синхронне, асинхронне, комбіноване управління).	
С-10	Схема підключення процесора. Основні функції процесора. Шини мікропроцесорної системи та цикли обміну. Шина даних, Шина адреси, Шина управління.	4
С-11	Синхронний та асинхронний обміни. Схема управління перериваннями. Схема управління прямим доступом до пам'яті. Логіка управління.	4
С-12	Система з централізованим, децентралізованим та комбінованим управлінням. Загальна структурна схема. Система з переналаштовуваною структурою. Система з резервуванням. Ієрархічні системи. Однопроцесорна МПС типу «Загальна шина». Синхронний та асинхронний ввід-вивід МПС. Асинхронні процесори.	4
	Тема 2.4 Архітектура пристроїв управління з жорсткою та гнучкою логікою.	
С-13	Електронна система жорсткої логіки. Поняття схем жорсткої логіки. Переваги системи на жорсткій логіці, недоліки системи на жорсткій логіці. Електронна система гнучкої логіки.	4

№	Назва теми	Кількість годин
С-14	Мікропроцесор. Поняття мікропроцесорної системи (МПС). Схема тришинної структури мікропроцесорної системи. Схема двошинної структури мікропроцесорної системи.	4
	Розділ 3. Організація пам'яті.	
	Тема 3.1 Багаторівнева пам'ять комп'ютерів (надоперативна, оперативна, буферна (кеш) пам'ять).	
С-15	Структура пам'яті ЕОМ. Ієрархічні рівні пам'яті. Основні характеристики запам'ятовуючих пристроїв. Напівпровідникові запам'ятовуючі пристрої. Модулі динамічних оперативних запам'ятовуючих пристроїв (ОЗП). Постійні запам'ятовуючі пристрої. Різновиди ПЗП. Інші типи напівпровідникових запам'ятовуючих пристроїв (ЗП).	2
С-16	Запам'ятовуючі пристрої з рухомим носієм. Функціональне призначення пристроїв пам'яті. Оперативна (основна) пам'ять, системний ПЗП. Надоперативна пам'ять. Кеш-пам'ять. Зовнішня пам'ять. Вартість запам'ятовуючих пристроїв, як одна з причин ієрархічної організації пам'яті ЕОМ. Класифікація запам'ятовуючих пристроїв. Система пам'яті: класифікація, критерії оцінки.	2
	Тема 3.2 Організація сторінкової та сегментносторінкової віртуальної пам'яті. Взаємодія усіх рівнів пам'яті. Багатопрограмний режим роботи процесорів. Захист розділів пам'яті.	
С-17	Архітектурні засоби підтримки віртуальної пам'яті. Сторінкова віртуальна пам'ять. Сегментно-сторінкова організація віртуальної пам'яті. Структура таблиці сторінок. Керування реальною пам'яттю. Загальні питання керування пам'яттю. Розділи пам'яті з фіксованими межами. Розділи пам'яті зі змінними межами. Розділи, що переміщуються. Мультипрограмний режим роботи мікропроцесора (багатозадачність). Основні риси мультипрограмного режиму. Перемикання завдань. Захист пам'яті. Захист за допомогою граничних регістрів(ГР). Захист по ключу.	8

№	Назва теми	Кількість годин
	Переваги та недоліки кожного з методів захисту пам'яті.	
	Розділ 4. Організація вводу-виводу.	
	Тема 4.1 Режими роботи процесора з зовнішніми пристроями. Програмний обмін даними, обробка переривань, організація прямого доступу до пам'яті.	
С-18	Робота мікропроцесора із зовнішніми пристроями. Види прийому і передачі даних від МП до зовнішніх пристроїв. Механізм переривання від зовнішніх пристроїв. Організація прямого доступу до пам'яті. Поняття контролера прямого доступу до пам'яті (КПДП). Два способи вирішення проблеми спільного використання шин системного інтерфейса процесором та контролером ПДП.	4
	Тема 4.2 Архітектура засобів вводу-виводу інформації.	
С-19	Архітектура апаратних і програмних засобів IBM-сумісних технологій. Мікропроцесори. Суперскалярна архітектура. Системні плати. Шини, інтерфейси. Засоби керування зовнішніми пристроями.	4
С-20	Накопичувачі інформації. Поняття накопичувача інформації. Види накопичувачів інформації. Відеоконтролери та монітори. Пристрої введення інформації. Пристрої виведення інформації. Пристрої передачі інформації. Інші периферійні пристрої.	4
	Всього годин	72

7. МЕТОДИ АКТИВІЗАЦІЇ НАВЧАЛЬНОГО ПРОЦЕСУ

Для активізації навчально-пізнавальної діяльності студентів при вивченні дисципліни "Архітектура комп'ютерів" застосовуються наступні методики:

Міні-лекції передбачають виклад навчального матеріалу з використанням мультимедійних засобів за короткий проміжок часу й характеризуються значною ємністю, складністю логічних побудов, образів, доказів та узагальнень. Міні-лекції, як правило, проводяться як частина заняття-дослідження.

Робота в малих групах — використовується з метою активізації роботи студентів при проведенні практичних занять. Це так звані групи психологічного комфорту, де кожен учасник відіграє свою особливу роль і певними своїми якостями доповнює інших. Використання цієї технології створює можливості для участі кожного студента в роботі за темою заняття, забезпечує формування особистісних якостей та досвіду соціального спілкування.

В процесі проведення **практичних занять** доцільно використовувати бригадний метод роботи. Студенти поділяються на **індивідуально-типологічні групи**. Всі студенти отримують аналогічні завдання, однак різним типологічним групам викладач надає різний вид допомоги з метою розвитку їх індивідуальних здібностей. Вид допомоги (надання опорного конспекту, алгоритму розв'язування завдання даного типу, визначення типових помилок в процесі розв'язування аналогічних завдань тощо) залежить від того до якої типологічної групи входить студент. Після завершення розв'язування задачі в кожній групі проходить обговорення отриманого розв'язку, допущених помилок, проводиться оцінювання результатів навчальної діяльності кожного студента.

Самостійна пізнавальна діяльність студентів, що проводиться в позаурочний час, повинна бути спрямована на розвиток творчих здібностей студентів. З цією метою створюється комплект творчих завдань підвищеного

рівня складності. В залежності від рівня підготовки студентів робота з творчими завданнями організовується індивідуально або в малих групах студентів. Студенти з високим рівнем підготовки працюють самостійно, інші студенти використовують бригадний метод роботи. Результати виконання творчих завдань презентуються на практичних заняттях.

Презентації – виступи перед аудиторією – використовуються для представлення певних досягнень, результатів роботи студентів, звіту про виконання індивідуальних завдань з використанням технічних засобів.

Підсумкове заняття, що передбачає використання кейс-методу (метод аналізу конкретних ситуацій): предметна область пропонується студентами, кейс (ситуація та задачі до неї) формулюється викладачем, розробка проекту та його презентація відбувається на занятті.

Творчий проект: предметна область пропонується студентами, створення інформаційної моделі, проведення аналізу та розробка проекту відбувається поза заняттями під керівництвом викладача, презентація проекту відбувається на занятті.

Застосування таких форм організації навчально-пізнавальної діяльності студентів передбачає роботу над завданнями, що спрямовані на розвиток креативності. Тематика завдань є поглибленням або розширенням тематики програми дисципліни і має практичне підґрунтя, пов'язане з реаліями життя студента. Завдання носять або виключно проблемний характер, і тоді студент самостійно знаходить шляхи розв'язання, або містять алгоритм виконання. Але в будь-якому випадку ці завдання спрямовані не стільки на набуття якихось навичок, скільки на розвиток вміння аналізувати проблему, формалізувати її, шукати власні шляхи її вирішення за допомогою вивченого інструментарію, отримувати та аналізувати результат, проводити порівняльні характеристики тощо.

8. СИСТЕМА ПОТОЧНОГО І ПІДСУМКОВОГО КОНТРОЛЮ ЗНАНЬ

Для визначення рівня засвоєння студентами навчального матеріалу використовуються наступні методи оцінювання знань:

1. Поточне оцінювання

Поточне оцінювання студентів з архітектури комп'ютерів проводиться безпосередньо під час навчальних занять або за результатами виконання домашніх завдань, усних відповідей, презентацій, тощо.

2. Тематичне оцінювання

Тематичному оцінюванню підлягають основні результати вивчення теми (розділу). Тематична оцінка виставляється на підставі результатів опанування студентами матеріалу теми впродовж її вивчення з урахуванням поточних оцінок, різних видів навчальних робіт (самостійних, творчих, контрольних робіт) та навчальної активності студентів.

3. Оцінки за індивідуальну самостійну роботу

Самостійна робота студентів організовується у відповідності з навчально-тематичним планом і передбачає самостійне опрацювання на основі навчальної та наукової літератури окремих питань з кожної теми дисципліни, опрацювання, прослуханого лекційного матеріалу і підготовку до практичних та контрольних занять, виконання запланованих викладачем самостійних письмових індивідуальних робіт і презентацій.

4. Семестрове оцінювання.

Семестрове оцінювання здійснюється за результатами тематичного оцінювання з урахуванням динаміки особистих навчальних досягнень студентів з предмета протягом семестру, важливість теми, тривалість її вивчення, складність змісту тощо. Семестрова оцінка може підлягати коригуванню. У разі підвищення оцінки виставляється скоригована оцінка.

5. Залік/Іспит.

Формою підсумкового контролю є складання іспиту.

Питання до іспиту
з дисципліни «Архітектура комп'ютерів»

1. Історія виникнення терміну "Архітектура фон Неймана".
2. Основні принципи фон Неймана.
3. Комп'ютери, що побудовані на принципах фон Неймана.
4. Недоліки архітектури фон Неймана.
5. Системний блок (внутрішнє улаштування).
6. Принципи побудови комп'ютерів.
7. Основні засоби вводу та виводу інформації.
8. Архітектура ПК. Принципи побудови комп'ютера.
9. Класифікація комп'ютерних систем та засобів обчислювальної техніки.
10. Поняття системи команд (мова).
11. Основні групи системи команд процесора.
12. Команди пересилання даних.
13. Арифметичні команди. Логічні команди.
14. Команди переходів. Команди безумовних та умовних переходів.
15. Швидкодія процесора.
16. Структура і формати машинних команд.
17. Підпрограми (процедури та функції). Рекурсія.
18. Поняття підпрограми. Процедури та функції. Стандартні підпрограми.
19. Поняття та типи програмного забезпечення.
20. Процесор. Історія розвитку процесорів.
21. Основні функції та основні характеристики процесорів.
22. Класифікація процесорів. Види і типи класифікації процесорів.
23. Складові процесора.
24. Оцінка області використання процесора.
25. Класи процесорів.
26. Фактори енергоспоживання, що впливають на еволюцію процесорів.
27. Охолодження процесорів. Тепловідвід. Установка тепловідводу.
28. Нанесення термопасти. Методи нанесення термопасти.
29. Поняття арифметико-логічного пристрою (АЛП).
30. Функції арифметико-логічного пристрою.
31. Способи обробки даних в арифметико-логічних пристроях.
32. Структура арифметико-логічного пристрою.
33. Алгоритмічні операційні пристрої.
34. Таблично-алгоритмічні операційні пристрої.

35. Пристрої додавання і віднімання двійкових чисел з фіксованою та плаваючою комою.
36. Елементарні операції арифметико-логічного пристрою.
37. Складні операції арифметико-логічного пристрою.
38. Схема підключення процесора.
39. Основні функції процесора.
40. Шини мікропроцесорної системи та цикли обміну.
41. Шина даних, Шина адреси, Шина управління.
42. Синхронний та асинхронний обміни.
43. Схема управління перериваннями.
44. Схема управління прямим доступом до пам'яті. Логіка управління.
45. Система з централізованим, децентралізованим та комбінованим управлінням. Загальна структурна схема.
46. Система з переналаштовуваною структурою.
47. Система з резервуванням.
48. Ієрархічні системи.
49. Однопроцесорна МПС типу «Загальна шина».
50. Синхронний та асинхронний ввід-вивід МПС.
51. Асинхронні процесори.
52. Електронна система жорсткої логіки.
53. Поняття схем жорсткої логіки.
54. Переваги системи на жорсткій логіці, недоліки системи на жорсткій логіці.
55. Електронна система гнучкої логіки.
56. Мікропроцесор. Поняття мікропроцесорної системи (МПС).
57. Схема тришинної структури мікропроцесорної системи.
58. Схема двошинної структури мікропроцесорної системи.
59. Структура пам'яті ЕОМ. Ієрархічні рівні пам'яті.
60. Основні характеристики запам'ятовуючих пристроїв.
61. Напівпровідникові запам'ятовуючі пристрої. Модулі динамічних оперативних запам'ятовуючих пристроїв (ОЗП). Постійні запам'ятовуючі пристрої. Різновиди ПЗП.
62. Інші типи напівпровідникових запам'ятовуючих пристроїв (ЗП).
63. Запам'ятовуючі пристрої з рухомим носієм.
64. Функціональне призначення пристроїв пам'яті.
65. Оперативна (основна) пам'ять, системний ПЗП. Надоперативна пам'ять. Кеш-пам'ять. Зовнішня пам'ять.

66. Вартість запам'ятовуючих пристроїв, як одна з причин ієрархічної організації пам'яті ЕОМ.
67. Класифікація запам'ятовуючих пристроїв.
68. Система пам'яті: класифікація, критерії оцінки.
69. Архітектурні засоби підтримки віртуальної пам'яті.
70. Сторінкова віртуальна пам'ять.
71. Сегментно-сторінкова організація віртуальної пам'яті.
72. Структура таблиці сторінок.
73. Керування реальною пам'яттю. Загальні питання керування пам'яттю.
74. Розділи пам'яті з фіксованими межами.
75. Розділи пам'яті зі змінними межами.
76. Розділи, що переміщуються.
77. Мультипрограмний режим роботи мікропроцесора (багатозадачність).
78. Основні риси мультипрограмного режиму.
79. Перемикання завдань.
80. Захист пам'яті. Захист за допомогою граничних реєстрів (ГР). Захист по ключу.
81. Переваги та недоліки кожного з методів захисту пам'яті.
82. Робота мікропроцесора із зовнішніми пристроями.
83. Види прийому і передачі даних від МП до зовнішніх пристроїв.
84. Механізм переривання від зовнішніх пристроїв.
85. Організація прямого доступу до пам'яті.
86. Поняття контролера прямого доступу до пам'яті (КПДП).
87. Два способи вирішення проблеми спільного використання шин системного інтерфейса процесором та контролером ПДП.
88. Архітектура апаратних і програмних засобів IBM-сумісних технологій.
89. Мікропроцесори. Суперскалярна архітектура.
90. Системні плати. Шини, інтерфейси.
91. Засоби керування зовнішніми пристроями.
92. Накопичувачі інформації. Поняття накопичувача інформації. Види накопичувачів інформації.
93. Відеоконтролери та монітори.
94. Пристрої введення інформації.
95. Пристрої виведення інформації.
96. Пристрої передачі інформації. Інші периферійні пристрої.

9. КРИТЕРІЇ ОЦІНЮВАННЯ РЕЗУЛЬТАТІВ НАВЧАННЯ СТУДЕНТІВ

Відповідно до ступеня оволодіння зазначеними знаннями і способами діяльності виокремлюються такі рівні навчальних досягнень студентів з архітектури комп'ютерів:

- **«незадовільно»** - студент не опанував навчальний матеріал з Архітектури комп'ютерів, не знає технічних термінів, наукових фактів, визначень, майже не орієнтується в рекомендованій літературі, відсутні наукове мислення, практичні навички не сформовані.

- **«задовільно»** - студент володіє навчальним матеріалом на рівні елементарного розпізнавання та відтворення окремих архітектурних схем комп'ютерної техніки, таблиць, понять, алгоритмів, елементів, об'єктів, що становлять незначну частину навчального матеріалу чи за допомогою викладача виконує елементарні завдання і повторює інформацію, операції, дії, засвоєні ним у процесі навчання, здатний вирішувати завдання за зразком.

- **«добре»** - коли студент самостійно застосовує знання в стандартних ситуаціях, має знання про архітектуру комп'ютерних систем, різні функціональні можливості елементів і складових частин комп'ютерів та здатний вирішувати завдання за зразком для створення оптимальної та функціонуючої комп'ютерно-інформаційної системи.

- **«відмінно»** - студент здатний самостійно орієнтуватися в нових для нього ситуаціях, складати план дій і виконувати його, пропонувати нові, невідомі йому раніше рішення, тобто його діяльність має дослідницький характер.

Оцінювання якості підготовки студентів з дисципліни «Архітектура комп'ютерів» здійснюється в двох аспектах: *рівень володіння теоретичними знаннями*, який можна виявити в процесі усного опитування, та *якість практичних умінь і навичок*, тобто здатність до застосування вивченого матеріалу під час приведення прикладів різноманітних архітектур комп'ютерних систем та проведення їх порівняльного аналізу для створення ефективної комп'ютерної інформаційної системи.

10. РЕКОМЕНДОВАНА ЛІТЕРАТУРА

Основна:

1. Бабич М. П. Комп'ютерна схемотехніка. Навчальний посібник / М. П. Бабич, І. А. Жуков. – Київ: МК-Прес, 2004. – 412 с.
2. Бойдо В. Л. Вычислительные системы, сети и телекоммуникации / В. Л. Бойдо. – Санкт-Петербург: Питер, 2002. – 688 с.
3. Бройдо В. Л. Вычислительные системы, сети и телекоммуникации: Учебник для вузов / В. Л. Бройдо. – Санкт-Петербург: Питер, 2004. – 703 с. – (2-е издание).
4. Брэй Б. Микропроцессоры Intel: 8086\8088, 80186\80188, 80286, 80386, 80486, Pentium, Pentium Pro Processor, Pentium II, Pentium III, Pentium 4. Архитектура, программирование и интерфейсы / Б. Брэй. – Санкт-Петербург: БХВ-Петербург, 2005. – 1328 с. – (перевод с английского 6-е издание).
5. Воеводин В. В. Параллельные вычисления / В. В. Воеводин. – Санкт-Петербург: БХВ-Петербург, 2002. – 608 с.
6. Максимов Н. В. Архитектура ЭВМ и вычислительных систем / Н. В. Максимов, Т. Л. Партыка, И. И. Попов. – Москва: Форум, 2013. – 512 с. – (5-е издание, переработанное и дополненное).
7. Мельник О. А. Архітектура комп'ютера: підручник для студентів вищих навчальних закладів / О. А. Мельник. – Луцьк: Волинська обласна друкарня, 2008. – 470 с.
8. Мікропроцесорна техніка : підручник. / [Ю. І. Якименко, Т. О. Терещенко, Є. І. Сокол та ін.]. – Київ: Політехнік, 2003. – 440 с.
9. Мюлер С. Модернизация и ремонт ПК. Учебное пособие / С. Мюлер. – Москва: Издательский дом "Вильямс", 2001. – 1184 с. – (12-е издание: перевод с английского).
10. Приходько В. М. Комп'ютерна схемотехніка / В. М. Приходько, В. Ф. Третьак, С. В. Осієвський. – Харків: ХНЕУ, 2008. – 208 с.
11. Приходько В. М. Комп'ютерна схемотехніка / В. М. Приходько, С. П. Євсєєв, К. В. Садовий. – Харків: ХНЕУ, 2011. – 299 с.
12. Схемотехніка електронних систем. Книга 3. Мікропроцесори та мікроконтролери: Підручник / [В. І. Бойко, А. М. Гуржій, В. Я. Жуйков та

ін.] – Київ: Вища школа, 2004. – 399 с. – (2-ге видання, доповнене і перероблене).

13. Танненбаум Э. Архитектура компьютера / Э. Танненбаум. – Санкт-Петербург: Питер, 2005. – 700 с.
14. Хорошекий В. Г. Архитектура вычислительных систем : учебное пособие / В. Г. Хорошекий. – Москва: МГТУ им. Н. Э. Баумана, 2008. – 520 с.

Додаткова:

15. Гук М. Ю. Аппаратные средства IBM PC / М. Ю. Гук. – Санкт-Петербург: Питер, 2006. – 1072 с. – (3-е издание).
16. Жмакин А. П. Архитектура ЭВМ / А. П. Жмакин. – Санкт-Петербург: БХВ-Петербург, 2006. – 320 с.
17. Куприянов М. С. Цифровая обработка сигналов / М. С. Куприянов, Б. Д. Матюшин. – Санкт-Петербург: Политехника, 2002. – 361 с.
18. Кучумов А. И. Электроника и схемотехника / А. И. Кучумов. – Москва: Гелиос АРВ, 2004. – 336 с. – (2-е издание, переработанное и дополненное).
19. Поворознюк А. И. Архитектура компьютеров. Часть 1. Архитектура микропроцессорного ядра и системных устройств: Учебное пособие / А. И. Поворознюк. – Харьков: Торнадо, 2004. – 355 с.
20. Поворознюк А. И. Архитектура компьютеров. Часть 2. Архитектура внешней памяти, видеосистемы и внешних интерфейсов: Учебное пособие / А. И. Поворознюк. – Харьков: Торнадо, 2004. – 296 с.
21. Соловей О. І. Інженерна графіка: схеми електричні / О. І. Соловей, О. С. Хмеленко. – Київ: Кондор, 2005. – 187 с.
22. Таненбаум Э. Архитектура компьютера / Э. Таненбаум. – Санкт-Петербург: Питер, 2007. – 698 с. – (5-е издание).
23. Цилькер Б. Я. Организация ЭВМ и систем: Учебник для вузов / Б. Я. Цилькер, С. А. Орлов. – Санкт-Петербург: Питер, 2004. – 672 с.

Інформаційні ресурси:

24. iXBT.com - оперативные новости, обзоры и тесты смартфонов, планшетов, ноутбуков и проекторов [Электронный ресурс] – Режим доступа до ресурсу: <http://www.ixbt.com/>.

25. TOP500 Supercomputer Sites [Электронный ресурс] – Режим доступа до ресурсу: <http://www.top500.org/>.
26. Аналитические обзоры компьютеров и комплектующих, новости и цены компьютерного рынка [Электронный ресурс] – Режим доступа до ресурсу: [http://www.ferra.ru /](http://www.ferra.ru/).
27. Архів комп'ютерної документації [Электронный ресурс] – Режим доступа до ресурсу: infocity.kiev.ua.
28. Архітектура комп'ютерів [Электронный ресурс] – Режим доступа до ресурсу: <http://vssit.ucoz.ru/index/0-4>.
29. Журнал "Інформаційні технології. Аналітичні матеріали" [Электронный ресурс] – Режим доступа до ресурсу: <http://it.ridne.net/>.
30. Історія розвитку інформаційних технологій та поява перших комп'ютерів [Электронный ресурс] – Режим доступа до ресурсу: http://www.icfst.kiev.ua/MUSEUM/IT_u.html.
31. Компания Ф-Центр. Компьютеры, ноутбуки, комплектующие, оргтехника [Электронный ресурс] – Режим доступа до ресурсу: <https://fcenter.ru/>.
32. Море аналитической информации [Электронный ресурс] – Режим доступа до ресурсу: <http://www.citforum.ru/>.
33. Оверклокерский портал [Электронный ресурс] – Режим доступа до ресурсу: [http://www.overclockers.ru /](http://www.overclockers.ru/).
34. Центр Информационных Технологий [Электронный ресурс] – Режим доступа до ресурсу: <http://www.citmgu.ru/>.

ДОДАТОК А

(зразки можливих видів контролю отриманих знань)

ВСП «Київський фаховий коледж міського господарства Таврійського національного університету імені В.І. Вернадського»

Освітньо-кваліфікаційний рівень «фаховий молодший бакалавр»

Спеціальність 123 «Комп'ютерна інженерія»

Група КМ-41

Семестр 7

Екзаменаційний білет № 1

з дисципліни Архітектура комп'ютерів

(назва дисципліни)

1. Історія виникнення терміну "Архітектура фон Неймана".
2. Алгоритмічні операційні пристрої.
3. Оперативна (основна) пам'ять, системний ПЗП. Надоперативна пам'ять. Кеш-пам'ять. Зовнішня пам'ять.

Затверджено на засіданні циклової комісії комп'ютерно-інтегрованих технологій

протокол № від « » 202 року

Голова циклової комісії Людмила ГЛУШКО

Екзаменатор Павло НАУМЕНКО

Зразок питань для усного/письмового опитування.

1. Назвіть запам'ятовуючі пристрої з рухомим носієм.
2. Наведіть приклади електронних систем з гнучкою логікою.
3. Наведіть поняття контролера прямого доступу до пам'яті (КПДП).

Зразок тестових завдань

1. Монітор відноситься до:
 - 1) Пристроїв введення;
 - 2) Пристроїв виводу;
 - 3) Пристроїв прослуховування.
2. Для відображення інформації використовують:
 - 1) Сканер;
 - 2) Дігітайзер;
 - 3) Монітор.

Зразок аналітично-розрахункової задачі.

Задача. *Вихідні дані:*

- Значення регістру DX = 2;
- Значення регістру BX = 3;

Необхідно: За допомогою команди пересилання даних, помістити вміст одного регістру до іншого (копіювати вміст регістра BX в регістр DX - MOV DX, BX).

Приклад різнорівневого завдання.

Початковий рівень – по 0,5 бала

1. Історія виникнення терміну "Архітектура фон Неймана".
2. Основні засоби вводу та виводу інформації.

Середній рівень – по 0,5 балів.

1. Назвати основні принципи фон Неймана.
2. Навести команди безумовних та умовних переходів.

Достатній рівень – 1 бал

1. Назвати види і типи класифікації процесорів.
2. Навести поняття підпрограми: процедури та функції. Чим вони відрізняються?

Високий рівень – по 0,5 балів

1. Перерахувати методи нанесення термопасти, та практично їх виконати.
2. Структура арифметико-логічного пристрою.
3. Навести схеми тришинної та двошинної структури мікропроцесорної системи. Чим вони відрізняються?

Питання для самоконтролю на тему «Системи команд. Структура і формати команд»:

1. Назвати чотири основні групи команд.
2. Що таке «арифметичної команди» та навести приклади?
3. Що таке «логічної команди» та навести приклади?
4. Навести приклади «команд переходів».
5. Назвати найважливіші функції «команди пересилання даних».
6. Для чого призначені «команди очищення» (CLR)?
7. Що називають «машинними командами» або «інструкціями»?